

提高 RS485 总线通信可靠性的优化设计方法

赵 亮^{*1}, 张吉礼²

(1. 大连理工大学 电子信息与电气工程学部, 辽宁 大连 116024;
2. 大连理工大学 建设工程学部, 辽宁 大连 116024)

摘要: 以 RS485 总线的偏置电阻、终端电阻、网络节点数量 3 个关键参数为研究对象, 建立了等效电路模型. 利用 KCL 定律和限流法确定了总线偏置电阻的取值范围为 556~716 Ω , 进一步分析了偏置电阻对终端电阻以及网络节点数量的影响, 得到了不同单位负载对应的偏置电阻最佳取值约为 670 Ω , 并确定了对应的总线最大网络节点数量. 研究结果可为 RS485 总线应用提供理论基础和工程设计指导.

关键词: RS485 总线; 偏置电阻; 终端电阻; 优化设计

中图分类号: TP336

文献标识码: A

doi: 10.7511/dllgxb201504009

0 引言

RS485 总线以其接口简单、成本低廉、通信距离长等优势在工业现场、交通、智能家居、环境监测、楼宇自控等领域被广泛使用^[1-6]. 然而由于 RS485 总线工作环境具有通信距离较长、电磁干扰辐射较大、末端节点数量较多等特点, 如果在抗干扰设计过程中处理不当, 将会导致 RS485 总线通信不稳定, 甚至出现瘫痪等故障.

因此, 如何提高 RS485 总线的通信可靠性一直以来都是研究的热点. 2004 年, 张洁等^[7]从器件选择、现场接线方式、光电隔离、信号反射以及偏置电阻等几个方面展开研究, 指出在 RS485 总线的导线距离不长的情况下, 无须添加终端电阻, 但对于该距离的判断并没有进行深入分析. 2006 年, 张芳娥等^[8]从网络拓扑结构、引出线长度、隔离屏蔽以及电源设计等方面给出了 RS485 总线的可靠性设计方法; 2007 年, 于月森等^[9]针对失效保护、反射波干扰等展开了相似的研究工作, 定性地分析了提高 RS485 总线稳定性的方法. 2012 年, 冯子陵等^[10]针对多机通信中的数据冲突问题, 设计了一种基于 CSMA/CD 的通信协议, 并在不同的硬件平台进行测试, 结果表明该方案具有实时性强、易于移植等优点. 2013 年, 赵小兵等^[11]基于 KCL 电流方程对

RS485 总线的偏置电阻进行求解, 计算偏置电阻的理论值为 570 Ω , 同时指出加入偏置电阻之后会增加总线的负载, 减少总线能够支持的最大负载数量, 但未给出具体的定量计算结果.

1 通信可靠性影响因素分析

影响 RS485 总线通信可靠性的因素可以划分为如下几类:

(1) 通信距离过长

RS485 总线传输线缆长度应满足标准中的要求, 如果通信距离过长将会导致传输信号质量下降, 引起误码率上升.

(2) 网络节点数量过多

实际工程应用表明, 对于给定芯片型号的 RS485 总线而言, 其所能承担的网络最大节点数是一个定值. 如果总线承担的网络节点数量超过这个最大值, 则会引起总线驱动能力下降, 导致出现通信故障等问题.

(3) 信号反射干扰

RS485 总线采用双绞线传输, 由传输线理论可知, 信号在传输过程中到达双绞线的末端时, 如果遇到阻抗不连续或者阻抗突变, 就会引起信号反射^[12]. 如图 1 所示, 信号反射会导致 RS485 总

线上传输信号波形失真,严重时将造成通信误码率升高、信号质量下降、通信故障等危害。

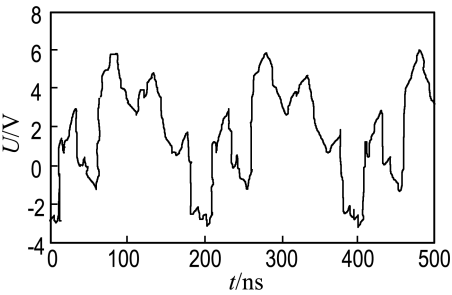


图 1 存在信号反射的 RS485 总线波形
Fig. 1 RS485 fieldbus waveform with signal reflection

(4)“假起始信号”的影响

RS485 总线的数据传输过程如图 2 所示, RS485 总线以 1 bit 低电平信号作为数据传输的开始,数据传输结束后,以 1 bit 高电平信号作为终止信号.当 RS485 总线处于空闲状态时,如果某一时刻出现一个低电平信号,则总线上的其他从端设备会误以为这是一帧数据的起始位,并试图接收该数据;但由于总线空闲,并没有真实的数据发送,从而不会出现停止位信息.这种“假起始信号”将导致总线一直被“占用”,严重时将导致无法通信,甚至总线瘫痪。

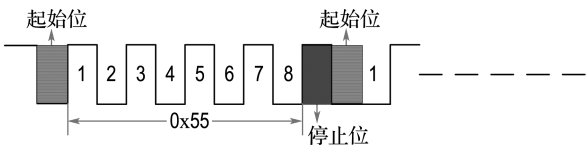


图 2 RS485 总线数据传输过程
Fig. 2 Data transmission format of RS485 fieldbus

图 3 给出了改进之后的 RS485 总线结构.针对通信距离过长以及网络节点数量过多带来的干扰问题,在现场布线过程中通过合理规划进行控制;针对信号反射带来的影响,通过加入终端电阻 R_t (terminal resistor) 的方式,保持总线在末端节

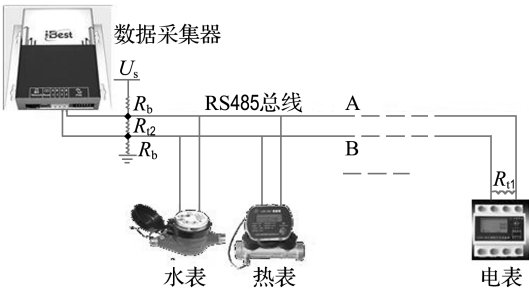


图 3 含有偏置电阻和终端电阻的 RS485 网络
Fig. 3 RS485 network with bias resistors and terminal resistors

点的阻抗连续性,从而消除信号反射带来的影响;针对“假起始信号”带来的影响,通过在 RS485 传输线 A、B 上加入偏置电阻 R_b (bias resistor),使空闲状态下总线维持在确定的高电平状态,从而避免“假起始信号”现象的发生。

2 RS485 总线等效电路模型

2.1 RS485 总线的等效电路

为保证 RS485 总线稳定可靠通信,需要将图 3 中的物理模型转换为电路模型,进而对终端电阻 R_t 和偏置电阻 R_b 的阻值进行求解.为便于理论推导,结合工程应用经验,对 RS485 总线作如下假设:

- (1)采用总线式“手拉手”网络拓扑结构;
- (2)总线的最高通信速率为 9 600 bps;
- (3)总线的通信距离小于 1 200 m;
- (4)总线的网络节点数量在最大节点数内取值.

可以将挂载在总线上的控制器和传感器等效为传输线 A、B 上的输入电阻,由此可以得到图 3 中总线结构对应的等效电路,如图 4 所示。

其中, R_m 为分别连接在传输线 A、B 上所有设备的等效输入电阻, Ω ; R_b 为总线的偏置电阻, Ω , 传输线 A 上的偏置电阻上拉至电源 U_s , 传输线 B 上的偏置电阻下拉至地线,二者阻值相等,共同作用保证空闲时总线的压差; R_{t1} 与 R_{t2} 分别为总线的远端和近端终端电阻, Ω .

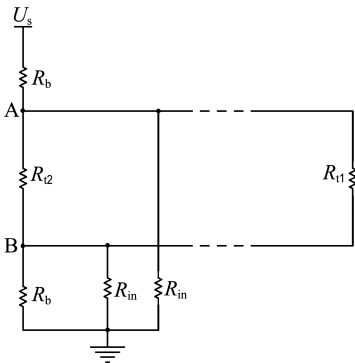


图 4 偏置电阻 RS485 网络等效电路
Fig. 4 Equivalent circuit of RS485 network with bias resistors

2.2 RS485 总线的约束条件

- (1)最小门限电压

RS485 总线定义了接收器的门限电压为 ± 200 mV,当差分输入电压 $U_{AB} \geq 200$ mV 时,总线状态为输入高电平;当 $U_{AB} \leq -200$ mV 时,总线状态为输入低电平;当 -200 mV $< U_{AB} < 200$

mV 时,总线处于随机状态。

(2)最小输入电阻

RS485 总线电气接口标准规定,标准工况下,当接口芯片的输入阻抗为 12 k Ω 时,RS485 总线最多同时承担 32 个网络节点。由此可知,总线的最小共模输入电阻 $R_{cm}=12\text{ k}\Omega/32=375\text{ }\Omega$ 。如式(1)所示,加入偏置电阻之后, R_b 与 R_{in} 并联后的阻值等于总线共模输入电阻,即

$$R_b \parallel R_{in} = R_{cm} \geq 375\text{ }\Omega \quad (1)$$

式(1)也可以表示为

$$\frac{1}{R_b} + \frac{1}{R_{in}} = \frac{1}{R_{cm}} \leq \frac{1}{375\text{ }\Omega} \quad (2)$$

3 关键参数求解

3.1 求解终端电阻

(1)加入终端电阻 R_t 的必要性

RS485 总线反射信号的大小与通信线缆长度有关,随着通信线缆距离的延长,反射信号引起的不良影响越来越严重。文献[13]指出,如果 RS485 总线的通信线缆长度小于传输信号波长的 1/6,则信号反射不会对总线通信造成影响。信号在双绞线中的传输速率约为光速的 2/3,传输信号的波长可以通过式(3)进行计算^[7]:

$$\lambda = \frac{2}{3}c \frac{t_r}{0.56} \quad (3)$$

式中: λ 为信号的波长,m; c 为光速,m/s; t_r 为 RS485 双绞线中传输信号的上升沿时间,s。令 l_{nt} 表示 RS485 总线在没有 R_t 情况下的最长通信距离,m,则 l_{nt} 可以表示为

$$l_{nt} = \frac{1}{6}\lambda = \frac{1}{5.04}ct_r \quad (4)$$

图 5 显示了几款常用的 RS485 芯片在没有终端电阻情况下的最长通信距离 l_{nt} 与信号上升沿时间 t_r 之间的关系,从图中可以看出,芯片 SN65HVD10 的上升沿时间为 2 ns,对应的 l_{nt} 仅为 16 cm; t_r 最大的芯片为 MAX3471,其能够支持的 l_{nt} 也不超过 50 m,这个距离也无法满足实际工程应用的需求。

(2)终端电阻 R_t 的阻值

RS485 总线所用的双绞线传输电缆特性阻抗 Z_0 为 120 Ω ,为了达到阻抗匹配的目的,终端电阻 R_t 的取值必须与传输电缆的特性阻抗匹配,如果 R_t 与 Z_0 不匹配,则不能完全消除信号反射带来的影响。

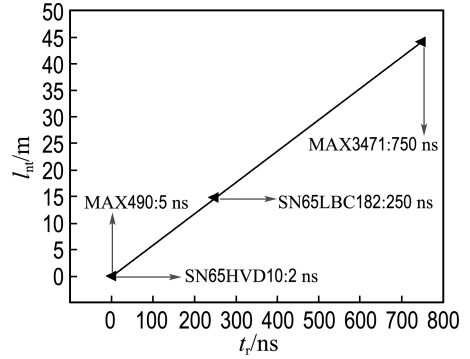


图 5 最长无终端电阻的通信距离与信号上升沿时间的关系

Fig. 5 Relationship between max length of communication distance without R_t and rising time of signal

(3)终端电阻的安装位置

针对不同的 RS485 总线拓扑结构,终端电阻 R_t 的安装位置亦有所不同。对于标准的主从式 RS485 网络,需要在总线的两端分别安装 120 Ω 的终端电阻,即在总线的两端分别安装一个终端电阻;在含有 RS485 中继器的网络中,还需要在中继器的入口和出口处分别安装一个终端电阻。

3.2 求解偏置电阻

加入偏置电阻 R_b 之后,一方面, R_b 的阻值与总线等效输入电阻的阻值 R_{in} 并联之后必须满足式(2)的不等式条件,即 R_b 应存在最小值;另一方面, R_b 的加入直接影响了总线的驱动能力,如果 R_b 的阻值过大,则会降低总线的驱动能力,因此 R_b 应存在最大值。接下来首先利用图 4 的偏置电阻网络对 R_b 的最小值进行求解,进而通过限流法对 R_b 的最大值进行求解。

(1)求解 R_b 的最小值

在图 4 中分别建立 A、B 两点的电流流向图,如图 6 所示,实线部分表示流入 A 点(B 点)的电流,虚线部分表示从 A 点(B 点)流出的电流。利用基尔霍夫电流定律分别建立 A、B 两点的电流方程,如式(5)所示:

$$\begin{aligned} \text{A: } \frac{U_s - U_A}{R_b} &= \frac{U_A - U_{B2}}{R_{t2}} + \frac{U_A - U_{B1}}{R_{t1}} + \frac{U_A}{R_{in}} \\ \text{B: } \frac{U_A - U_{B2}}{R_{t2}} + \frac{U_A - U_{B1}}{R_{t1}} &= \frac{U_{B2}}{R_{in}} + \frac{U_{B1}}{R_b} \end{aligned} \quad (5)$$

利用式(5)对 A、B 两点的电压进行求解,可得 A 点的电压表达式为

$$U_A = R_{in} \left[\frac{U_s - U_A}{R_b} - (U_A - U_{B1}) \left(\frac{1}{R_{t1}} + \frac{1}{R_{t2}} \right) \right] \quad (6)$$

B 点的电压表达式为

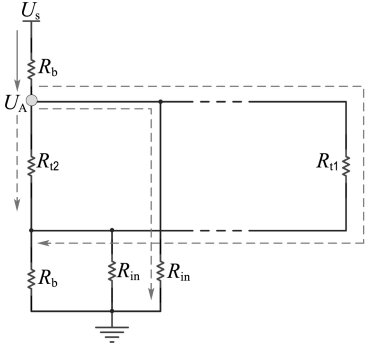
$$U_{B1} = R_{in} \left[(U_A - U_{B1}) \left(\frac{1}{R_{t1}} + \frac{1}{R_{t2}} \right) - \frac{U_{B1}}{R_b} \right] \quad (7)$$

令式(6)减去式(7),可以得到 A、B 两点的电压差 U_{AB} 的表达式,如式(8)所示:

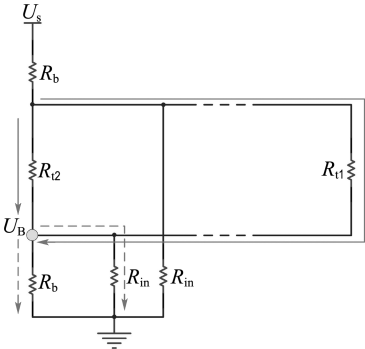
$$U_{AB} = U_A - U_B = R_{in} \left[\frac{U_s - U_{AB}}{R_b} - 2U_{AB} \left(\frac{1}{R_{t1}} + \frac{1}{R_{t2}} \right) \right] \quad (8)$$

进一步对式(8)化简可得到:

$$U_{AB} = \frac{U_s}{R_b} \frac{1}{2 \left(\frac{1}{R_{t1}} + \frac{1}{R_{t2}} \right) + \frac{1}{R_{in}} + \frac{1}{R_b}} \quad (9)$$



(a) A 点电流流向



(b) B 点电流流向

图 6 偏置电阻网络电流流向

Fig. 6 Current flow in bias resistors network

值得注意的是,RS485 总线的“假起始信号”一定发生在总线的最不理想情况下,因此,应当在最小的供电电压及最大的噪声干扰电压情况下对偏置电阻进行求解.当采用单 5 V($\pm 5\%$)电源供电,供电电压的最小值为 $U_{s,min} = 4.75$ V;总线电压 U_{AB} 等于门限电压与噪声干扰电压之和,如式(10)所示:

$$U_{AB} = U_{it} + U_n \quad (10)$$

式中: U_{it} 为总线门限电压,200 mV; U_n 为总线上的噪声干扰电压,一般小于 50 mV,则可得对应的 U_{AB} 为 250 mV.此外,未加入偏置电阻之前, R_{t1} 与 R_{t2} 的阻值相等,均等于总线的特性阻抗 Z_0 (120 Ω);加入偏置电阻之后,为了保持电路的对

称性, R_{t2} 与 2 个偏置电阻并联后的阻值应等于 R_{t1} ,如式(11)所示:

$$R_{t2} \parallel 2R_b = R_{t1} = Z_0 \quad (11)$$

通过式(11)可得

$$\frac{1}{R_{t2}} = \frac{1}{Z_0} - \frac{1}{2R_b} \quad (12)$$

将上述条件代入式(9),计算可得偏置电阻的最小值 $R_{b,min} = 556 \Omega$.

(2)求解 R_b 的最大值

接下来通过限流法对 R_b 的最大值进行限定.为保证 RS485 总线正常通信,要求输出高电平时差分输入电压必须满足 $U_{AB} \geq 200$ mV,因此总线上存在最小驱动电流.

由图 4 可知,在未加入 R_b 的情况下,两个终端电阻 R_t 并联之后的阻值为 $Z_0/2$,即 60 Ω ,则对应 RS485 总线的差分总负载 R_{diff} 可以表示为

$$R_{diff} = \frac{Z_0}{2} \parallel \frac{R_{im}}{N}; \quad N = 1, 2, \dots, 32 \quad (13)$$

式中: R_{im} 为总线的输入阻抗, Ω ; N 为总线上的网络节点数量.为保证空闲状态将总线拉至高电平,对应的最小偏置电流为

$$I_{min} = \frac{U_{it}}{R_{diff}} \quad (14)$$

加入偏置电阻之后,提供最小偏置电流对应的总线最大电阻阻值为

$$R_{max} = \frac{U_s}{I_{min}} = \frac{U_s}{U_{it}} \left(\frac{Z_0}{2} \parallel \frac{R_{im}}{N} \right); \quad N = 1, 2, \dots, 32 \quad (15)$$

进一步可以求得偏置电阻的最大值为

$$R_{b,max} = \frac{R_{max} - R_{diff}}{2} = \frac{1}{2} \left(\frac{U_s}{U_{it}} - 1 \right) \left(\frac{Z_0}{2} \parallel \frac{R_{im}}{N} \right); \quad N = 1, 2, \dots, 32 \quad (16)$$

通过式(16)可以看出,偏置电阻的最大值与网络节点数量成反比.当 N 取 1 时,可得偏置电阻的最大值 $R_{b,max} = 716 \Omega$.除此之外,加入 R_b 之后,提高总线通信可靠性的同时,降低了总线的驱动能力,使得总线能够支持的最大网络节点数量 N_{max} 有所下降,接下来将重点分析 R_b 对 N_{max} 造成的影响.

3.3 网络节点数量最大化设计

RS485 总线通过单位负载的概念衡量总线的驱动能力,用 UL(unit load)表示.标准规定,1 UL驱动芯片必须能够驱动 32 个网络节点.1 UL驱动芯片对应的输入阻抗为 12 k Ω ,1/2 UL对应的输入阻抗为 24 k Ω ,1/4 UL对应的输入阻抗为 48 k Ω ,1/8 UL对应的输入阻抗为 96 k Ω .加入 R_t 和 R_b 之后的 RS485 总线电路结构已经发

生变化。受 R_t 和 R_b 的影响, RS485 总线所能承担的最大网络节点数量也发生相应的变化, 可以通过式(17)描述这几个参数之间的关系:

$$F(N_{\max}) = f(R_{\text{in}}, R_t, R_b) \quad (17)$$

式中: R_{in} 在 12、24、48 和 96 k Ω 中取值, 芯片型号确定之后, R_{in} 就已经被确定。

以 1 UL 驱动芯片为例, 由总线的约束条件可知, 总线最大网络节点数 $N_{\max}$ 应满足式(18)中的关系:

$$\frac{N_{\max}}{32} = \frac{R_{\text{cm}}}{R_{\text{in}}} \quad (18)$$

在未加入 R_b 之前, $R_{\text{in}} \geq R_{\text{cm}} = 375 \Omega$, 当 $R_{\text{in}} = R_{\text{cm}}$ 时, 可求得 $N_{\max} = 32$; 当加入 R_b 之后, 由式(1)可知, $R_{\text{in}} > R_{\text{cm}}$, 则此时 $N_{\max}$ 相应降低。将式(2)变形可以得到 R_{in} 的计算表达式, 如式(19)所示:

$$R_{\text{in}} = \frac{1}{\frac{1}{R_{\text{cm}}} - \frac{1}{R_b}} \quad (19)$$

将式(19)代入式(18), 可以得到总线网络节

点最大数 $N_{\max}$ 的计算表达式为

$$N_{\max} = 32 \frac{R_{\text{cm}}}{R_{\text{in}}} = 32 \left(1 - \frac{R_{\text{cm}}}{R_b} \right); \quad 556 \Omega \leq R_b \leq 716 \Omega \quad (20)$$

为了直观清晰地反映 R_b 和 $N_{\max}$ 二者之间的关系, 将式(16)和式(20)通过图形进行描述, 分别如图 7 中的(a)和(b)所示。从图 7(a)中可以看出随着网络节点个数的逐渐增加, 偏置电阻的上限值从 716 Ω 下降到 620 Ω 左右, 呈线性递减变化趋势; 图 7(b)中偏置电阻从 556 Ω 开始取值, 最大值为 716 Ω , 此时, 右上角的点(751, 16)已经失去意义。将图 7(a)和(b)合并, 得到图 7(c), 可以找到偏置电阻的最佳点, 即图 7(c)中两条线的交点位置, 该点对应的偏置电阻阻值为 671 Ω , 对应的总线最大网络节点为 14 个。

同理, 可以得到 1/2 UL、1/4 UL 和 1/8 UL 对应的最佳偏置电阻取值, 以及在该偏置电阻作用下的总线所能够承担的最大网络节点数量, 交点位置分别为(671, 28)、(668, 56)以及(672, 113)。

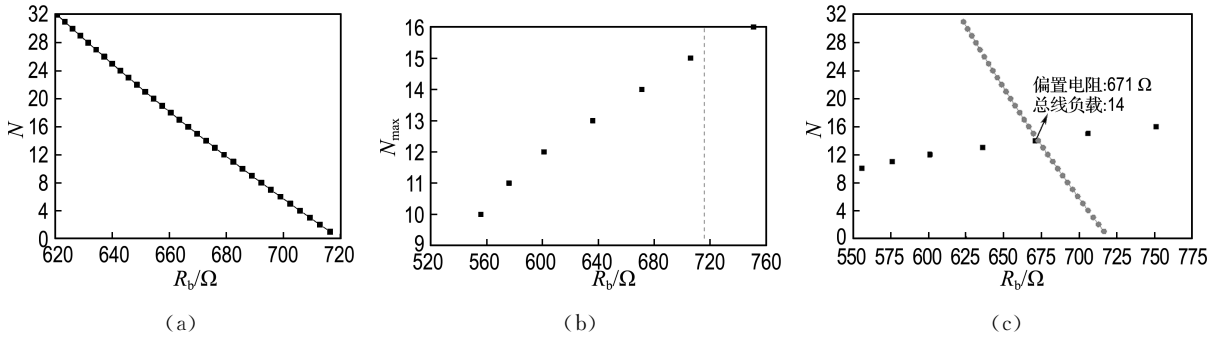


图 7 总线网络节点数量与偏置电阻之间的关系

Fig. 7 The relationship between number of network nodes of fieldbus and bias resistor

4 结 论

(1) 加入终端电阻可以消除信号反射对 RS485 总线造成的干扰, 终端电阻的取值必须与线缆的特性阻抗匹配, 并分别安装在总线的两端, 对于含有中继器的网络结构, 需要在中继器的入口和出口处再分别安装一个终端匹配电阻。

(2) 通过加入偏置电阻可以消除“假起始信号”对总线造成的影响, 基于基尔霍夫电流定律求解得偏置电阻的最小值为 556 Ω , 利用限流法求解偏置电阻的最大值为 716 Ω (总线网络节点数量 $N=1$)。

(3) 偏置电阻取值越大, 总线网络节点最大数量越大。通过网络节点数量与偏置电阻之间的

曲线, 可以得到不同单位负载对应的网络节点最大数量与偏置电阻的最佳组合, 分别为 1 UL-(671, 14)、1/2 UL-(671, 28)、1/4 UL-(668, 56) 和 1/8 UL-(672, 113)。在这些点上既可以发挥偏置电阻的作用, 保障 RS485 总线的通信可靠性, 同时也能得到总线的最大网络节点数量。

参考文献:

[1] TAN Ying, XIAO Chun, ZHANG Xing-fei, *et al.* Design on distributed fault monitoring system for navigation lights [J]. *Applied Mechanics and Materials*, 2013, **263**:569-573.

[2] Jorge A, Guerreiro J, Pereira P, *et al.* Energy consumption monitoring system for large complexes

- [J]. **IFIP Advances in Information and Communication Technology**, 2010, **314**:419-426.
- [3] Antonov D A, Veremeenko K K, Zharkov M V, *et al*. Experimental automobile integrated navigation module [J]. **IEEE Aerospace and Electronic Systems Magazine**, 2008, **23**(12):20-23.
- [4] ZHAO Liang, ZHANG Ji-li, LIANG Ruo-bing. Development of an energy monitoring system for large public buildings [J]. **Energy and Buildings**, 2013, **66**:41-48.
- [5] JIN Yu-long, YANG Jia-qiang. Design an intelligent environment control system for greenhouse based on RS485 bus [C] // **Proceedings of the 2011 2nd International Conference on Digital Manufacturing and Automation, ICDMA 2011**. Piscataway: IEEE Computer Society, 2011:361-364.
- [6] LI Yi-ming, RONG Jun, HUANG Shuai. Technology study of new industry data collection and monitoring system [C] // **Proceedings of 2011 International Conference on Electronic and Mechanical Engineering and Information Technology**. Piscataway: IEEE Computer Society, 2011:4709-4712.
- [7] 张 洁,梅 勇,苗世洪,等. 提高 RS-485 现场总线网络可靠性的措施[J]. 电工技术, 2004(1):31-33. ZHANG Jie, MEI Yong, MIAO Shi-hong, *et al*. Measures to enhance the reliability of RS-485 field bus network [J]. **Electric Engineering**, 2004(1):31-33. (in Chinese)
- [8] 张芳娥,衡君山,甄换强. RS485 总线网络可靠性研究[J]. 仪器仪表学报, 2006, **27**(6):2458-2459. ZHANG Fang-e, HENG Jun-shan, ZHEN Huan-qiang. Research on reliability of RS485 bus network [J]. **Chinese Journal of Scientific Instrument**, 2006, **27**(6):2458-2459. (in Chinese)
- [9] 于月森,叶王庆. RS-485 总线可靠性应用研究[J]. 微计算机信息, 2007(23):274-276. YU Yue-sen, YE Wang-qing. Applied research on the reliability of RS-485 bus [J]. **Microcomputer Information**, 2007(23):274-276. (in Chinese)
- [10] 冯子陵,俞建新. RS485 总线通信协议的设计与实现[J]. 计算机工程, 2012, **38**(20):215-218. FENG Zi-ling, YU Jian-xin. Design and implementation of RS485 bus communication protocol [J]. **Computer Engineering**, 2012, **38**(20):215-218. (in Chinese)
- [11] 赵小兵,周雪峰. 煤矿安全监控系统中 RS485 总线的抗干扰设计[J]. 工矿自动化, 2013, **39**(2):83-86. ZHAO Xiao-bing, ZHOU Xue-feng. Anti-interference design of RS485 bus in coal mine safety monitoring and control system [J]. **Industry and Mine Automation**, 2013, **39**(2):83-86. (in Chinese)
- [12] 余永莉. 数字电路设计中的信号完整性分析[J]. 合肥工业大学学报:自然科学版, 2004, **27**(7):843-846. YU Yong-li. Analysis of signal integrity in the design of digital circuits [J]. **Journal of Hefei University of Technology: Natural Science**, 2004, **27**(7):843-846. (in Chinese)
- [13] Ajay Kumar V. Overcoming data corruption in RS485 communication [C] // **Proceedings of the 1995 4th International Conference on Electromagnetic Interference and Compatibility**. Piscataway: IEEE Computer Society, 1995:9-10.

Optimized design method for enhancing reliable communication of RS485 fieldbus

ZHAO Liang^{*1}, ZHANG Ji-li²

(1. Faculty of Electronic Information and Electrical Engineering, Dalian University of Technology, Dalian 116024, China;

2. Faculty of Infrastructure Engineering, Dalian University of Technology, Dalian 116024, China)

Abstract: The equivalent circuit model of RS485 fieldbus is established based on three key parameters as research objectives, which are bias resistor, terminal resistor and number of network nodes. The value range of bias resistor on the fieldbus is 556-716 Ω , which is determined by using the law of KCL and current-limiting method. Furthermore, the influences of bias resistor on the terminal resistor and number of network nodes are analyzed. The best value of about 670 Ω for bias resistor is derived for different unit loads, and the corresponding maximum number of network nodes of fieldbus is determined too. The research results can provide theoretical basis and engineering design guidance for the application of RS485 fieldbus.

Key words: RS485 fieldbus; bias resistor; terminal resistor; optimized design